

**Développement de méthodes numériques et de caractérisations expérimentales pour  
l'étude des contraintes mécaniques et défaillances induites dans les dispositifs  
microélectroniques avancés**

**Idir RAID**

Sous la direction de R. Estevez

**Mardi 15 décembre 2020**

**Résumé** : Durant l'assemblage des produits de la microélectronique, des problèmes de compatibilités Puce-Boitier sont couramment observés lors des étapes d'assemblage ou de tests de fiabilité. C'est ainsi, que la fiabilité mécanique des nouveaux composants devient un réel challenge. De précédents travaux ont déjà été réalisés en interne sur ces problématiques, cependant de nombreux points restent à être améliorés et étudiés. Cette thèse se propose de définir et développer des méthodes pour prévenir et prédire ces défaillances mécaniques. Plus précisément, une partie expérimentale et numérique seront proposées. Expérimentalement, l'utilisation et l'amélioration de diverses méthodes telles que des structures de détection de fissure, mesure de la résistance à la rupture de structure complexe et l'utilisation de capteurs de contraintes in-situ devront permettre de répondre à la problématique. D'un point de vue numérique, des modèles éléments finis seront construits pour permettre une compréhension plus fine des phénomènes induits et corrélés avec les résultats expérimentaux. L'objectif final est d'être capable de déterminer le risque de fissuration d'un produit donné et prédire sa durée de vie. Cette thèse CIFRE se déroulera en collaboration avec STMicroelectronics et le laboratoire du SIMAP-Grenoble.